

MENU

SEARCH

INDEX

DETAIL

JAPANESE

NEXT

1 / 10

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2004-328123

(43)Date of publication of application : 18.11.2004

(51)Int.Cl. H01P 3/04

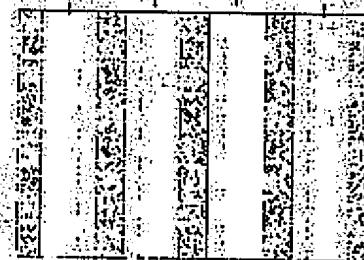
(21)Application number :	2003-116992	(71)Applicant :	NIPPON TELEGR & TELEPH CORP <NTT>
(22)Date of filing :	22.04.2003	(72)Inventor :	KUKUTSU NAOYA SAKAMOTO TAKESHI SATO NOBUO

(54) TRANSMISSION LINE

(57)Abstract:

PROBLEM TO BE SOLVED: To lessen the crosstalk between the adjacent differential balanced lines and make a high-density wiring.

SOLUTION: A differential balanced line is composed of a pair of signal conductors each having an I-shaped section composed of a first conductor layer 3A, a second conductor layer 3B and a conductor wall 3C.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2004-328123
(43)Date of publication of application : 18.11.2004

(51)Int.Cl. H01P 3/04

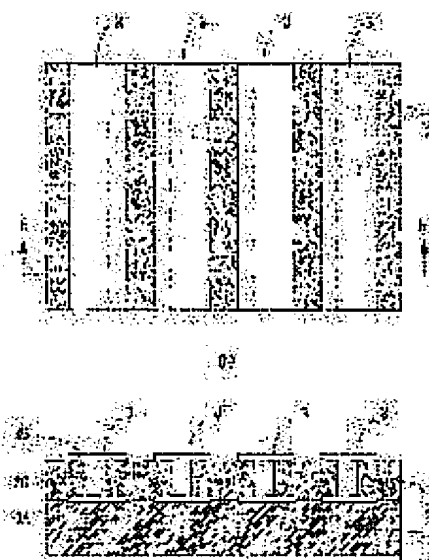
(21)Application number :	2003-116992	(71)Applicant :	NIPPON TELEGR & TELEPH CORP <NTT>
(22)Date of filing :	22.04.2003	(72)Inventor :	KUKUTSU NAOYA SAKAMOTO TAKESHI SATO NOBUO

(54) TRANSMISSION LINE

(57)Abstract:

PROBLEM TO BE SOLVED: To lessen the crosstalk between the adjacent differential balanced lines and make a high-density wiring.

SOLUTION: A differential balanced line is composed of a pair of signal conductors each having an I-shaped section composed of a first conductor layer 3A, a second conductor layer 3B and a conductor wall 3C.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2004-328123

(P2004-328123A)

(43) 公開日 平成16年11月18日 (2004. 11. 18)

(51) Int. Cl. ⁷

H01P 3/04

F I

H01P 3/04

テーマコード (参考)

審査請求 未請求 請求項の数 2 O L (全 6 頁)

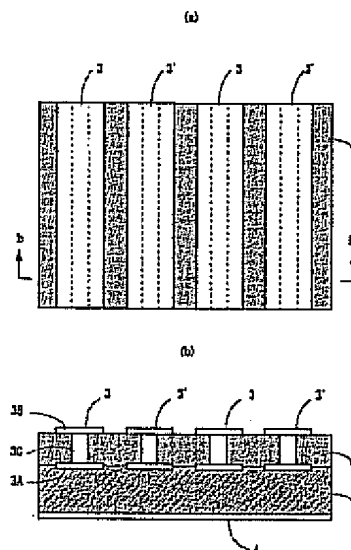
(21) 出願番号	特願2003-116992 (P2003-116992)	(71) 出願人	000004226
(22) 出願日	平成15年4月22日 (2003. 4. 22)		日本電信電話株式会社
			東京都千代田区大手町二丁目3番1号
		(74) 代理人	100083194
			弁理士 長尾 常明
		(72) 発明者	久々津 直哉
			東京都千代田区大手町二丁目3番1号 日
			本電信電話株式会社内
		(72) 発明者	坂本 健
			東京都千代田区大手町二丁目3番1号 日
			本電信電話株式会社内
		(72) 発明者	佐藤 信夫
			東京都千代田区大手町二丁目3番1号 日
			本電信電話株式会社内

(54) 【発明の名称】 伝送線路

(57) 【要約】

【課題】 隣接する差動平衡線路間のクロストークを少なくし高密度配線を可能にする。

【解決手段】 第1の導体層3Aと第2の導体層3Bと導体壁3Cからなる断面I字型の信号導体の一対により差動平衡線路を構成する。



【特許請求の範囲】

【請求項1】

第1の絶縁層と、該第1の絶縁層の上面に設けられた第2の絶縁層と、該第2の絶縁層の上下面間に形成された断面I字型の信号導体とを具備する伝送線路であって、前記信号導体は、前記第1の絶縁層と前記第2の絶縁層との間に形成された第1の導体層と、前記第2の絶縁層の上面に形成され前記第1の導体層と同一パターンの第2の導体層と、前記第1の導体層と前記第2の導体層との間を接続し且つ前記第1の導体層と前記第2の導体層の延伸方向に沿った方向に形成された導体壁とからなり、
 一対の前記I字型の信号導体により差動平衡線路を構成したことを特徴とする伝送線路。

【請求項2】

請求項1に記載の伝送線路において、
 前記第1の絶縁層と前記第2の絶縁層は、比誘電率と比透磁率の少なくとも一方が異なる材料で形成されていることを特徴とする伝送線路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、高速、高周波回路を構成する伝送線路に関するものである。

【0002】

【従来の技術】

現在、高速な信号を取り扱う伝送方式として、差動平衡線路による信号伝送方式が広く用いられている。この差動平衡線路による信号伝送方式は、送信側で1つの信号から正負の2相の信号を発生し、各信号を2本の線路を用いて伝送する方式である。この方式は、コモンモードノイズ等の不要な信号の乱れを受信側の回路でキャンセルすることができるため、高速な回路においても比較的安定した特性を得ることができる。

【0003】

図3は、このような高速な回路の伝送線路として一般的に用いられている結合型マイクロストリップ線路による差動平衡線路を示す図である。(a)は平面図、(b)は(a)のb-b線断面図である。図3において、21は誘電体基板、22、22'は差動平衡線路を構成する一対の信号導体、23は接地導体である。

【0004】

一般に、周波数が高くなるとマイクロストリップ線路からの電磁界の漏れが大きくなり、隣接する差動平衡線路間でクロストークが増大し、線路特性が劣化する。そこで従来は、隣接する差動平衡線路間の間隔を所望のクロストーク特性を実現できるように広く設定したり、差動平衡線路同士の間接地用配線を配置することによって、対処していた(例えば、特許文献1、非特許文献1参照)。しかしながら、これらの方法では、高密度配線

と、10GHzを超えるような高周波を扱う上で考慮が必要な損失とが課題となる。

【0005】

一方、マイクロストリップ線路構造に比べてクロストーク特性が良好な線路構造として、ストリップ線路があるが、この線路構造は、信号導体の上下に接地導体が設けられているため、表面に半導体等の実装素子を搭載する一般的な表面実装を実現するためには、図4(a)は平面図、(b)は(a)のb-b線断面図である。)に示すように、誘電体基板31の表裏両面に形成される接地導体32のうちの表面側の接地導体32に切り欠き33を設け、信号導体34をビアホール35を介して、表層のパッド36に接続し、そのパッド36にバンブ37により実装素子38を接続する必要がある、そのパッド36の部分での反射が高速、高周波においては、大きな課題となっている。

【0006】

【特許文献1】特開2001-7458号公報(第5頁、第6頁及び図1、図2)

20 【非特許文献1】坂本、葉玉、久々津著、「10Gb/s・多チャネル配線向け壁付きGNDコプレーナ線路」、通信学会ソサイエティ大会、C-2-45、2002年9月10日

【0007】

【発明が解決しようとする課題】

近年の通信装置およびコンピュータの高速化や大容量化に伴い、半導体チップを内蔵するパッケージおよびそれを実装する回路基板内の電気配線においても、高速な信号を伝送させる必要がある。そのため、パッケージ内の信号配線や回路基板内の信号配線を伝送線路として捉えた設計を行うことが不可欠となっている。また、半導体内での多重化回路の段数の増加や高機能回路の付加などによって、信号線の端子数が増大している。そのため、配線間隔を狭めた高密度配線が必要となっている。しかしながら、高速信号を伝送する信号配線同士を近接して配置すると、信号配線間でのクロストークの影響が大きな問題となる。

【0008】

特に、前述の差動平衡線路方式は、他の方式に比べて線路数が単純に2倍必要となるため、伝送線路の損失の影響などから高密度実装を求められる高速信号を扱う上では、実装の高密度化と隣接する信号線対間のクロストークノイズ回避のための線間ピッチの確保という相反する要求に対応する必要がある。

【0009】

さらに、回路の高速化高周波化に伴い、従来は考慮する必要がなかった信号線の導体損や回路基板の誘電体損等による損失の影響も無視できなくなる。マイクロストリップ線路あるいはストリップ線路において、導体損の1つの要因である表皮効果による影響を削減しようとすれ

ば、線路の表面積を大きくする、すなわち、信号線幅を広げることが必要となり、このことから高密度配線が困難となる。

【0010】

本発明は、斯かる実情に鑑み、従来の伝送線路に比べて、高速、高周波な信号を扱う上で重要なクロストーク等によるノイズの抑制と高密度配線が可能で、かつ、損失の少ない伝送線路を提供しようとするものである。

【0011】

【課題を解決するための手段】

請求項1にかかる発明は、第1の絶縁層と、該第1の絶縁層の上面に設けられた第2の絶縁層と、該第2の絶縁層の上下面間に形成された断面I字型の信号導体とを具備する伝送線路であって、前記信号導体は、前記第1の絶縁層と前記第2の絶縁層との間に形成された第1の導体層と、前記第2の絶縁層の上面に形成され前記第1の導体層と同一パターンの第2の導体層と、前記第1の導体層と前記第2の導体層との間を接続し且つ前記第1の導体層と前記第2の導体層の延伸方向に沿った方向に形成された導体壁とからなり、一対の前記I字型の信号導体により差動平衡線路を構成したことを特徴とする伝送線路とした。

【0012】

請求項2にかかる発明は、請求項1に記載の伝送線路において、前記第1の絶縁層と前記第2の絶縁層は、比誘電率と比透磁率の少なくとも一方が異なる材料で形成されていることを特徴とする伝送線路とした。

【0013】

【発明の実施の形態】

図1は本発明の伝送線路の1つの実施形態を示す図であり、(a)は平面図、(b)は(a)のb-b線断面図である。図1において、1は誘電体で構成された第1の絶縁層、2も誘電体で構成された第2の絶縁層であり、これらにより誘電体基板が構成される。3、3'は差動平衡線路を構成する一対の断面形状がI字型の信号導体、4は接地導体である。信号導体3は、絶縁層1、2間に位置する第1の導体層3Aと、第2絶縁層2の上面に位置する第2の導体層3Bと、両導体層3A、3Bの延伸方向に沿って両導体層3A、3B間をつなぐよう設けられた導体壁3Cとで構成されている。これは信号導体3'についても全く同様である。

【0014】

ここで、以下の条件により、3次元電磁界解析によるシ *

$$Z_0 \propto \sqrt{(\mu_{\text{ref}} / \epsilon_{\text{ref}})}$$

μ_{ref} 、 ϵ_{ref} は、各々絶縁層の実効比透磁率、実効比誘電率である。(1)式のような関係があるため、第2の絶縁層2に第1の絶縁層1とは比誘電率と比透磁率の少なくとも一方が異なる材料を用いることにより、

*ミュレーションを行った。各パラメータは、第1の絶縁層1の厚みを0.185mm、第2の絶縁層2の厚みを0.1mm、両絶縁層1、2の比誘電率を4.3、 $\tan \delta$ (誘電体損失)を0.025とし、また、信号導体対3、3'について、導体層3A、3Bの線幅を0.12mm、導体壁3Cの壁厚を0.1mm、導体層3A、3Bおよび接地導体の厚みを0.01mmとし、さらに、最上層にレジスト膜(比誘電率は4.5、 $\tan \delta$ は0.025、図示せず)を設け、差動平衡線路の特性インピーダンスが100Ω付近になる寸法とした。また、信号導体3、3'のピッチを0.5mm、信号線長を25mmとした。

【0015】

また、図3に示した従来のマイクロストリップ線路構造の結合型線路では、絶縁層21の厚さを0.1mm、比誘電率を4.3、 $\tan \delta$ を0.025、信号導体22、22'の線幅を0.12mm、信号導体22、22'と接地導体23の厚さを0.01mmとし、さらに、最上層にレジスト膜(比誘電率は4.5、 $\tan \delta$ は0.025、図示せず)を設け、差動平衡線路の特性インピーダンスが100Ω付近になる寸法とした。また、信号導体22、22'のピッチを0.5mm、信号線長を25mmとした。

【0016】

図2に、図1の本発明の伝送線路と図3の従来のマイクロストリップ線路とを数値解析した結果のSパラメータ特性を示す。(a)は透過(S21)特性、(b)は遠端クロストーク特性である。実線は本発明、点線はマイクロストリップ線路、それぞれの特性である。(a)より、本発明の線路がマイクロストリップ線路に比べて、信号導体の表面積が広いことから、導体損失が軽減され、特性が改善されていることがわかる。これらのグラフより、全周波数帯において、本発明の線路がマイクロストリップ線路に比べて良好な特性を示していることがわかる。

【0017】

【第2の実施形態】

本発明の第2実施形態は、図1の伝送線路における第1の絶縁層1と第2の絶縁層2の比誘電率と比透磁率の少なくとも一方を異なるものとする形態である。ここで、線路の特性インピーダンス Z_0 は、次式の関係が成り立つ。

$$(1)$$

寸法を変更することなく、特性インピーダンス Z_0 の調整が可能となる。

【0018】

また、線路の伝搬速度 v_0 は、次式の関係が成り立つ。

$$v_0 \propto 1/\sqrt{(\mu_{\text{ref}} \times \epsilon_{\text{ref}})}$$

(2)

この式より、第2の絶縁層2に第1の絶縁層1とは比誘電率と比透磁率の少なくとも一方が異なる材料を用いることにより、寸法を変更することなく、信号の伝搬速度 v_0 の調整が可能となる。

【0019】

【その他の実施形態】

なお、本発明の伝送線路は、上述の図示例にのみ限定されるものではなく、本発明の要旨を逸脱しない範囲内において種々変更を加え得ることは勿論である。

【0020】

【発明の効果】

請求項1にかかる発明によれば、1対で差動平衡線路を構成する信号導体の断面構造をI字型にしたので、同じ線路幅、同じ線路間隔のマイクロストリップ線路構造に比べて、前記一対の信号導体間の電磁界結合が強くなり、隣接する差動平衡線路間のクロストークを少なくすることができ、高密度配線が可能となる。また、差動平衡線路を形成する信号導体の表面積が大きいため、表皮効果による導体損を少なくすることができる。

【0021】

請求項2にかかる発明によれば、第1の絶縁層と第2の絶縁層の比誘電率と比透磁率の少なくとも一方を異なった値とするので、伝送線路の寸法を変えることなく、特性インピーダンス、信号の伝搬速度の値を変更することができる。

【0022】

以上、説明したように請求項1、2にかかる発明によれば、従来のマイクロストリップ線路に比べて、優れた効果を奏し得る。

【図面の簡単な説明】

【図1】本発明の第1の実施形態による断面I字型の差動平衡線路の構成を示す説明図であり、(a)は平面図、(b)は(a)のb-b線断面図である。

【図2】図1の差動平衡線路と従来のマイクロストリップ線路の差動平衡線路とのSパラメータ特性を示すグラフである。

【図3】従来の結合型マイクロストリップ線路の差動平衡線路の構成を示す説明図であり、(a)は平面図、

(b)は(a)のb-b線断面図である。

【図4】従来のストリップ線路における表面実装素子の接続構成を示す説明図であり、(a)は平面図、(b)は(a)のb-b線断面図である。

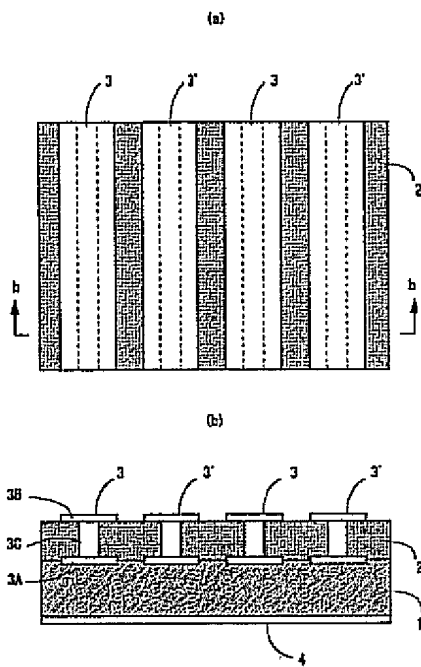
【符号の説明】

1：第1の絶縁層、2：第2の絶縁層、3、3'：信号導体、3A：第1の導体層、3B：第2の導体層、3C：導体壁、4：接地導体

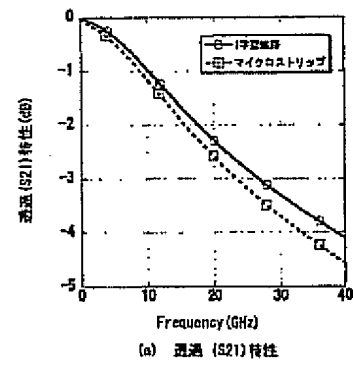
21：誘電体基板、22、22'：信号導体、23：接地導体

31：誘電体基板、32：接地導体、33：切り欠き、34：信号導体、35：ビアホール、36：パッド、37：バンブ、38：実装素子

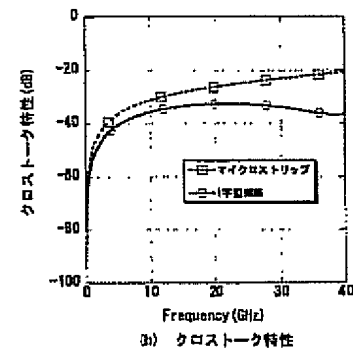
【図1】



【図2】

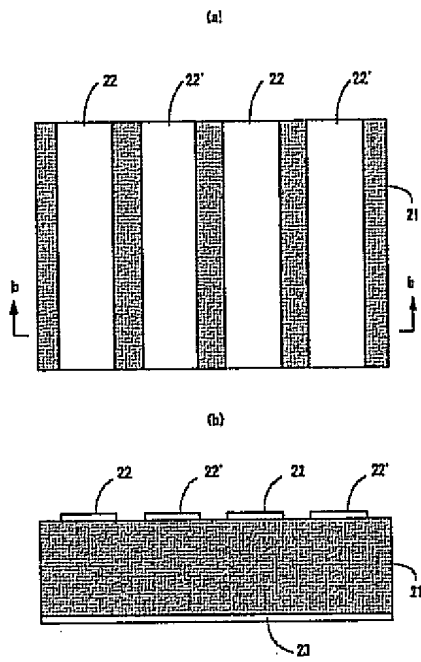


(a) 透過 (S21) 特性

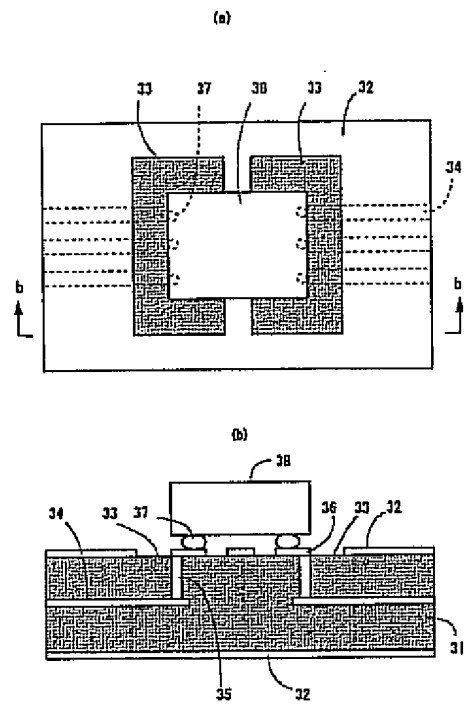


(b) クロストーク特性

【図3】



【図4】



(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-328123

(P2004-328123A)

(43) 公開日 平成16年11月18日(2004.11.18)

(51) Int.Cl.⁷
H01P 3/04

F1
H01P 3/04

テーマコード(参考)

審査請求 未請求 請求項の数 2 O L (全 6 頁)

(21) 出願番号 特願2003-116992 (P2003-116992)
(22) 出願日 平成15年4月22日(2003.4.22)

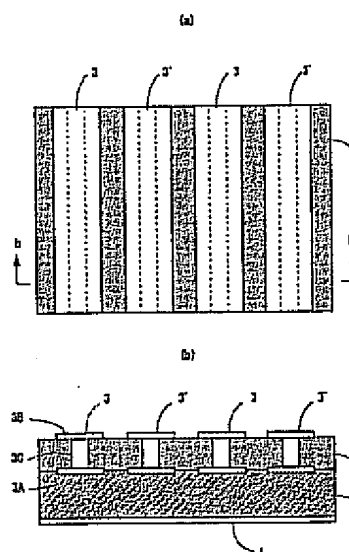
(71) 出願人 000004226
日本電信電話株式会社
東京都千代田区大手町二丁目3番1号
(74) 代理人 100083194
弁理士 長尾 常明
(72) 発明者 久々津 直哉
東京都千代田区大手町二丁目3番1号 日
本電信電話株式会社内
(72) 発明者 坂本 健
東京都千代田区大手町二丁目3番1号 日
本電信電話株式会社内
(72) 発明者 佐藤 信夫
東京都千代田区大手町二丁目3番1号 日
本電信電話株式会社内

(54) 【発明の名称】 伝送線路

(57) 【要約】

【課題】 隣接する差動平衡線路間のクロストークを少なくし高密度配線を可能にする。

【解決手段】 第1の導体層3Aと第2の導体層3Bと導体壁3Cからなる断面I字型の信号導体の一对により差動平衡線路を構成する。



【特許請求の範囲】

【請求項1】

第1の絶縁層と、該第1の絶縁層の上面に設けられた第2の絶縁層と、該第2の絶縁層の上下面に形成された断面I字型の信号導体とを具備する伝送線路であって、前記信号導体は、前記第1の絶縁層と前記第2の絶縁層との間に形成された第1の導体層と、前記第2の絶縁層の上面に形成され前記第1の導体層と同一パターンの第2の導体層と、前記第1の導体層と前記第2の導体層との間を接続し且つ前記第1の導体層と前記第2の導体層の延伸方向に沿った方向に形成された導体壁とからなり、
10 一対の前記I字型の信号導体により差動平衡線路を構成したことを特徴とする伝送線路。

【請求項2】

請求項1に記載の伝送線路において、
前記第1の絶縁層と前記第2の絶縁層は、比誘電率と比透磁率の少なくとも一方が異なる材料で形成されていることを特徴とする伝送線路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、高速、高周波回路を構成する伝送線路に関するものである。

【0002】

【従来の技術】

現在、高速な信号を取り扱う伝送方式として、差動平衡線路による信号伝送方式が広く用いられている。この差動平衡線路による信号伝送方式は、送信側で1つの信号から正負の2相の信号を発生し、各信号を2本の線路を用いて伝送する方式である。この方式は、コモンモードノイズ等の不要な信号の乱れを受信側の回路でキャンセルすることができるため、高速な回路においても比較的安定した特性を得ることができる。

【0003】

図3は、このような高速な回路の伝送線路として一般的に用いられている結合型マイクロストリップ線路による差動平衡線路を示す図である。(a)は平面図、(b)は(a)のb-b線断面図である。図3において、21は誘電体基板、22、22'は差動平衡線路を構成する一対の信号導体、23は接地導体である。

【0004】

一般に、周波数が高くなるとマイクロストリップ線路からの電磁界の漏れが大きくなり、隣接する差動平衡線路間でクロストークが増大し、線路特性が劣化する。そこで従来は、隣接する差動平衡線路間の間隔を所望のクロストーク特性を実現できるように広く設定したり、差動平衡線路同士の間接地用配線を配置することによって、対処していた(例えば、特許文献1、非特許文献1参照)。しかしながら、これらの方法では、高密度配線

と、10GHzを超えるような高周波を扱う上で考慮が必要な損失とが課題となる。

【0005】

一方、マイクロストリップ線路構造に比べてクロストーク特性が良好な線路構造として、ストリップ線路があるが、この線路構造は、信号導体の上下に接地導体が設けられているため、表面に半導体等の実装素子を搭載する一般的な表面実装を実現するためには、図4((a)は平面図、(b)は(a)のb-b線断面図である。)に示すように、誘電体基板31の表裏両面に形成される接地導体32のうちの表面側の接地導体32に切り欠き33を設け、信号導体34をビアホール35を介して、表層のパッド36に接続し、そのパッド36にパンプ37により実装素子38を接続する必要がある、そのパッド36の部分での反射が高速、高周波においては、大きな課題となっている。

【0006】

【特許文献1】特開2001-7458号公報(第5頁、第6頁及び図1、図2)

20 【非特許文献1】坂本、葉玉、久々津著、「10Gb/s・多チャネル配線向け壁付きGNDコプレーナ線路」、通信学会ソサイエティ大会、C-2-45、2002年9月10日

【0007】

【発明が解決しようとする課題】

近年の通信装置およびコンピュータの高速化や大容量化に伴い、半導体チップを内蔵するパッケージおよびそれを実装する回路基板内の電気配線においても、高速な信号を伝送させる必要がある。そのため、パッケージ内の信号配線や回路基板内の信号配線を伝送線路として捉えた設計を行うことが不可欠となっている。また、半導体内での多重化回路の段数の増加や高機能回路の付加などによって、信号線の端子数が増大している。そのため、配線間隔を狭めた高密度配線が必要となっている。しかしながら、高速信号を伝送する信号配線同士を近接して配置すると、信号配線間でのクロストークの影響が大きな問題となる。

【0008】

特に、前述の差動平衡線路方式は、他の方式に比べて線路数が単純に2倍必要となるため、伝送線路の損失の影響などから高密度実装を求められる高速信号を扱う上では、実装の高密度化と隣接する信号線対間のクロストークノイズ回避のための線間ピッチの確保という相反する要求に対応する必要がある。

【0009】

さらに、回路の高速化高周波化に伴い、従来は考慮する必要がなかった信号線の導体損や回路基板の誘電体損等による損失の影響も無視できなくなる。マイクロストリップ線路あるいはストリップ線路において、導体損の1つの要因である表皮効果による影響を削減しようとすれ

ば、線路の表面積を大きくする、すなわち、信号線幅を広げることが必要となり、このことから高密度配線が困難となる。

【0010】

本発明は、斯かる実情に鑑み、従来の伝送線路に比べて、高速、高周波な信号を扱う上で重要なクロストーク等によるノイズの抑制と高密度配線が可能で、かつ、損失の少ない伝送線路を提供しようとするものである。

【0011】

【課題を解決するための手段】

請求項1にかかる発明は、第1の絶縁層と、該第1の絶縁層の上面に設けられた第2の絶縁層と、該第2の絶縁層の上下面間に形成された断面I字型の信号導体とを具備する伝送線路であって、前記信号導体は、前記第1の絶縁層と前記第2の絶縁層との間に形成された第1の導体層と、前記第2の絶縁層の上面に形成され前記第1の導体層と同一パターンの第2の導体層と、前記第1の導体層と前記第2の導体層との間を接続し且つ前記第1の導体層と前記第2の導体層の延伸方向に沿った方向に形成された導体壁とからなり、一対の前記I字型の信号導体により差動平衡線路を構成したことを特徴とする伝送線路とした。

【0012】

請求項2にかかる発明は、請求項1に記載の伝送線路において、前記第1の絶縁層と前記第2の絶縁層は、比誘電率と比透磁率の少なくとも一方が異なる材料で形成されていることを特徴とする伝送線路とした。

【0013】

【発明の実施の形態】

図1は本発明の伝送線路の1つの実施形態を示す図であり、(a)は平面図、(b)は(a)のb-b線断面図である。図1において、1は誘電体で構成された第1の絶縁層、2も誘電体で構成された第2の絶縁層であり、これらにより誘電体基板が構成される。3、3'は差動平衡線路を構成する一対の断面形状がI字型の信号導体、4は接地導体である。信号導体3は、絶縁層1、2間に位置する第1の導体層3Aと、第2絶縁層2の上面に位置する第2の導体層3Bと、両導体層3A、3Bの延伸方向に沿って両導体層3A、3B間をつなぐよう設けられた導体壁3Cとで構成されている。これは信号導体3'についても全く同様である。

【0014】

ここで、以下の条件により、3次元電磁界解析によるシ*

$$Z_{0cc}\sqrt{(\mu_{ref}/\epsilon_{ref})}$$

μ_{ref} 、 ϵ_{ref} は、各々絶縁層の実効比透磁率、実効比誘電率である。(1)式のような関係があるため、第2の絶縁層2に第1の絶縁層1とは比誘電率と比透磁率の少なくとも一方が異なる材料を用いることにより、

*ミュレーションを行った。各パラメータは、第1の絶縁層1の厚みを0.185mm、第2の絶縁層2の厚みを0.1mm、両絶縁層1、2の比誘電率を4.3、 $\tan\delta$ (誘電体損失)を0.025とし、また、信号導体3、3'について、導体層3A、3Bの線幅を0.12mm、導体壁3Cの壁厚を0.1mm、導体層3A、3Bおよび接地導体の厚みを0.01mmとし、さらに、最上層にレジスト膜(比誘電率は4.5、 $\tan\delta$ は0.025、図示せず)を設け、差動平衡線路の特性インピーダンスが100Ω付近になる寸法とした。また、信号導体3、3'のピッチを0.5mm、信号線長を25mmとした。

【0015】

また、図3に示した従来のマイクロストリップ線路構造の結合型線路では、絶縁層21の厚さを0.1mm、比誘電率を4.3、 $\tan\delta$ を0.025、信号導体22、22'の線幅を0.12mm、信号導体22、22'と接地導体23の厚さを0.01mmとし、さらに、最上層にレジスト膜(比誘電率は4.5、 $\tan\delta$ は0.025、図示せず)を設け、差動平衡線路の特性インピーダンスが100Ω付近になる寸法とした。また、信号導体22、22'のピッチを0.5mm、信号線長を25mmとした。

【0016】

図2に、図1の本発明の伝送線路と図3の従来のマイクロストリップ線路とを数値解析した結果のSパラメータ特性を示す。(a)は透過(S21)特性、(b)は遠端クロストーク特性である。実線は本発明、点線はマイクロストリップ線路、それぞれの特性である。(a)より、本発明の線路がマイクロストリップ線路に比べて、信号導体の表面積が広いことから、導体損失が軽減され、特性が改善されていることがわかる。これらのグラフより、全周波数帯において、本発明の線路がマイクロストリップ線路に比べて良好な特性を示していることがわかる。

【0017】

【第2の実施形態】

本発明の第2実施形態は、図1の伝送線路における第1の絶縁層1と第2の絶縁層2の比誘電率と比透磁率の少なくとも一方を異なるものとする形態である。ここで、線路の特性インピーダンス Z_0 は、次式の関係が成り立つ。

$$(1)$$

寸法を変更することなく、特性インピーダンス Z_0 の調整が可能となる。

【0018】

また、線路の伝搬速度 v_0 は、次式の関係が成り立つ。

$$v_0 \propto 1/\sqrt{(\mu_{\text{ref}} \times \epsilon_{\text{ref}})}$$

(2)

この式より、第2の絶縁層2に第1の絶縁層1とは比誘電率と比透磁率の少なくとも一方が異なる材料を用いることにより、寸法を変更することなく、信号の伝搬速度 v_0 の調整が可能となる。

【0019】

【その他の実施形態】

なお、本発明の伝送線路は、上述の図示例にのみ限定されるものではなく、本発明の要旨を逸脱しない範囲内において種々変更を加え得ることは勿論である。

【0020】

【発明の効果】

請求項1にかかる発明によれば、1対で差動平衡線路を構成する信号導体の断面構造をI字型にしたので、同じ線路幅、同じ線路間隔のマイクロストリップ線路構造に比べて、前記一対の信号導体間の電磁界結合が強くなり、隣接する差動平衡線路間のクロストークを少なくすることができ、高密度配線が可能となる。また、差動平衡線路を形成する信号導体の表面積が大きいため、表皮効果による導体損を少なくすることができる。

【0021】

請求項2にかかる発明によれば、第1の絶縁層と第2の絶縁層の比誘電率と比透磁率の少なくとも一方を異なった値とするので、伝送線路の寸法を変えることなく、特性インピーダンス、信号の伝搬速度の値を変更することができる。

【0022】

以上、説明したように請求項1、2にかかる発明によれば、従来のマイクロストリップ線路に比べて、優れた効果を奏し得る。

【図面の簡単な説明】

【図1】本発明の第1の実施形態による断面I字型の差動平衡線路の構成を示す説明図であり、(a)は平面図、(b)は(a)のb-b線断面図である。

【図2】図1の差動平衡線路と従来のマイクロストリップ線路の差動平衡線路とのSパラメータ特性を示すグラフである。

【図3】従来の結合型マイクロストリップ線路の差動平衡線路の構成を示す説明図であり、(a)は平面図、(b)は(a)のb-b線断面図である。

【図4】従来のストリップ線路における表面実装素子の接続構成を示す説明図であり、(a)は平面図、(b)は(a)のb-b線断面図である。

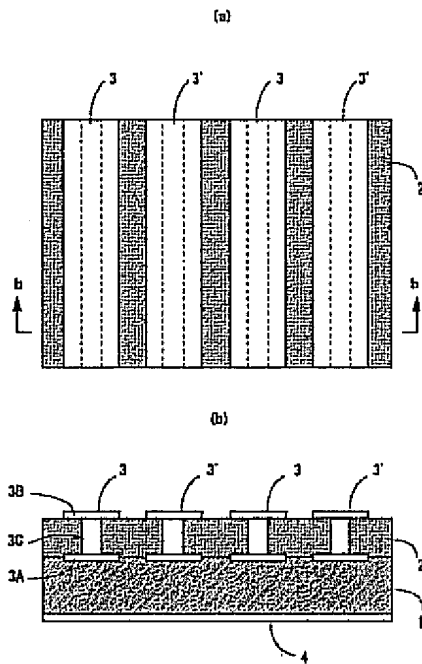
【符号の説明】

1：第1の絶縁層、2：第2の絶縁層、3、3'：信号導体、3A：第1の導体層、3B：第2の導体層、3C：導体壁、4：接地導体

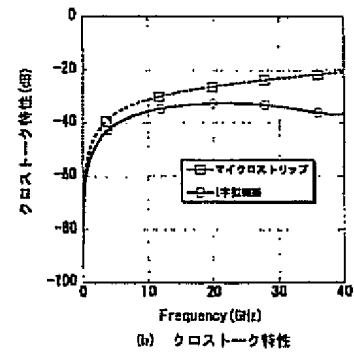
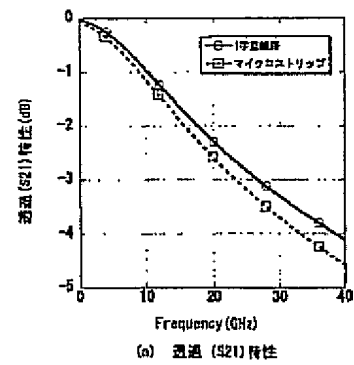
21：誘電体基板、22、22'：信号導体、23：接地導体

31：誘電体基板、32：接地導体、33：切り欠き、34：信号導体、35：ビアホール、36：パッド、37：バンブ、38：実装素子

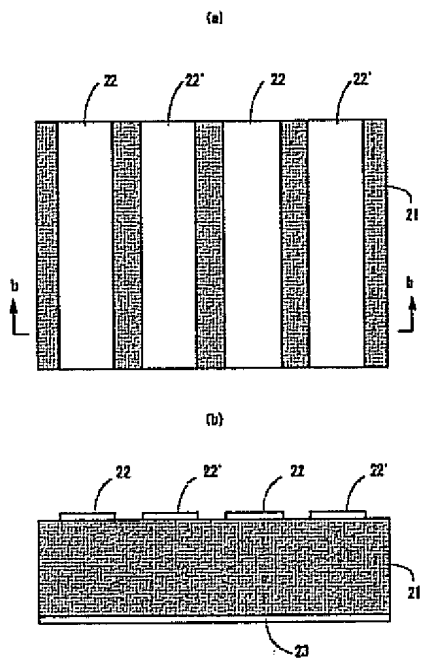
【図1】



【図2】



【図3】



【図4】

